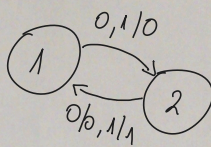


3.1. Zaprojektuj graf synchronicznego układu sekwencyjnego, wykrywającego że liczba binarna tworzona przez 2-bitowe słowa podawane na szeregowe wejście X (najpierw podawany jest LSB, potem MSB liczby) jest nie mniejsza niż 2, co powinno być sygnalizowane poprzez ustawienie na wyjściu $W=1$ na okres nie dłuższy niż jeden takt zegara (1,5 pkt).

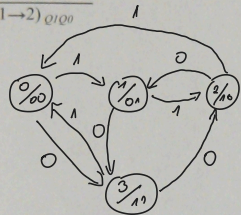
2^0 LSP	2^1 MSB	✓	✗
0	1	01	10
1	1	11	00



3.2. Zaprojektuj licznik równoległy o wejściu programującym p i podanych cyklach zliczania. Zastosuj synchroniczną korekcję stanów błędnych (2 pkt). Podaj binarną siatkę programu.

$p=0 \mid (3 \rightarrow 2 \rightarrow 1)_{Q_1 Q_0}$
 $p=1 \mid (0 \rightarrow 1 \rightarrow 2)_{Q_1 Q_0}$

0 $\rightarrow$ 00
 1 $\rightarrow$ 01
 2 $\rightarrow$ 10
 3 $\rightarrow$ 11



s^n	0	1
0	3	1
1	3	2
2	1	0
3	2	0

$Q_1^n Q_0^n$	0	1
00	11	01
01	11	10
11	10	00
10	01	00

Przedstaw wyrażenia do realizacji tylko dla przerzutnika $J_0 K_0$ (1,5 pkt).

$Q_1^n Q_0^n$	0	1
00	1	1
01	1	1
11	1	0
10	0	0

$Q_1^n Q_0^n$	0	1
00	1	1
01	-	-
11	-	-
10	1	0

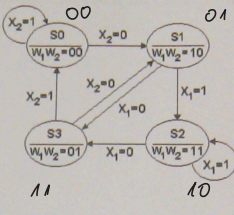
$Q_1^n Q_0^n$	0	1
00	-	-
01	0	1
11	1	1
10	-	-

$$J_0 = \overline{Q_1^n} + \overline{p}$$

$$K_0 = \overline{Q_1^n} + p$$

4. Zaprojektuj układ mikroprogramowany działający zgodnie z przedstawionym grafem. Rozwiązanie powinno być jak najbardziej optymalne pod względem wielkości użytej pamięci. Rozwiązanie podaj w postaci: a) zawartości pamięci mikroprogramu (2,5 pkt),

	Q_1^n	Q_0^n	Q_1^{n+1}	Q_0^{n+1}	a_1	a_0	w_1	w_0
S^0	0	0	0	0	0	0	0	0
S^1	0	1	0	1	0	1	1	0
S^2	1	0	1	1	1	0	1	1
S^3	1	1	1	0	1	1	0	1



b) odpowiadającego schematu (2,5 pkt).

